

(43) Date of publication of application: 17.05.02

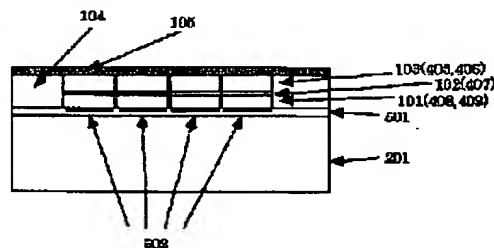
(71) Applicant: **CANON INC**  
(72) Inventor: **EZAKI MIGAKU**  
**OKUDA MASAHIRO**

**(57) Abstract**

**PROBLEM TO BE SOLVED:** To provide a small and high precision LED display panel together with its manufacturing method wherein, using a single LED panel, both a driving circuit for driving the panel and a peripheral circuit are integrated into a chip.

**SOLUTION:** Light-emitting diode driving circuits arrayed in 2-dimension are formed on a silicon substrate 201 with a light-emitting diode laminated on each driving circuit.

COPYRIGHT: (C)2002,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2002-141492  
(P2002-141492A)

(43) 公開日 平成14年5月17日 (2002.5.17)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テーマコード* (参考)
H 0 1 L 27/15		H 0 1 L 27/15	B 5 C 0 9 4
G 0 9 F 9/33		G 0 9 F 9/33	Z 5 F 0 4 1
H 0 1 L 25/065		H 0 1 L 33/00	A
25/07		25/08	B
25/18			

審査請求 未請求 請求項の数 9 O L (全 6 頁) 最終頁に続く

(21) 出願番号 特願2000-331727 (P2000-331727)

(22) 出願日 平成12年10月31日 (2000.10.31)

(71) 出願人 000001007

キヤノン株式会社

東京都大田区下丸子3丁目30番2号

(72) 発明者 江崎 琢

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(72) 発明者 奥田 昌宏

東京都大田区下丸子3丁目30番2号 キヤ  
ノン株式会社内

(74) 代理人 100096828

弁理士 渡辺 敬介 (外1名)

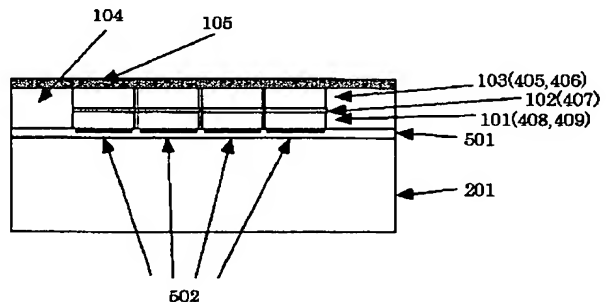
最終頁に続く

(54) 【発明の名称】 発光ダイオードディスプレイパネル及びその製造方法

(57) 【要約】

【課題】 一つのLEDパネルにより、小型、高精細で、かつパネル駆動用の駆動回路、及び周辺回路までをオンチップ化したLEDディスプレイパネル及びその製造方法を提供する。

【解決手段】 シリコン基板201上に2次元アレイ配列された発光ダイオード駆動回路が形成され、そのそれぞれの駆動回路上に発光ダイオードが積層されている。



## 【特許請求の範囲】

【請求項 1】 シリコン基板上に 2 次元アレイ配列された発光ダイオード駆動回路が形成され、そのそれぞれの駆動回路上に発光ダイオードが積層されていることを特徴とする発光ダイオードディスプレイパネル。

【請求項 2】 シリコン基板上に、行選択線、画素駆動信号線、二つの電源線、及び、複数の MOS トランジスタまたはバイポーラトランジスタからなる発光ダイオード駆動回路が 2 次元アレイ配列されて形成され、そのそれぞれの駆動回路の上部に、該駆動回路の出力端と一方の電極が電気的に接続された発光ダイオードが積層されていることを特徴とする発光ダイオードディスプレイパネル。

【請求項 3】 発光ダイオード駆動回路が、行選択線と画素駆動信号線を入力とするナンドゲートと、そのナンドゲートの出力を入力とするインバータとで構成されていることを特徴とする請求項 2 に記載の発光ダイオードディスプレイパネル。

【請求項 4】 発光ダイオードが紫外光を発光する発光ダイオードであり、発光ダイオード上に紫外光を吸収して青、緑、赤色の光を放射する蛍光体が積層されていることを特徴とする請求項 1 乃至 3 のいずれかに記載の発光ダイオードディスプレイパネル。

【請求項 5】 発光ダイオードが青色を発光する発光ダイオードであり、発光ダイオード上に青色光を吸収して緑、赤色の光を放射する蛍光体が積層されていることを特徴とする請求項 1 乃至 3 のいずれかに記載の発光ダイオードディスプレイパネル。

【請求項 6】 発光ダイオードが、AlN、GaN、InN、及びこれらの混晶の窒化物半導体のいずれかで構成されていることを特徴とする請求項 4 または 5 に記載の発光ダイオードディスプレイパネル。

【請求項 7】 発光ダイオードが、II-VI 族化合物半導体で構成されていることを特徴とする請求項 4 または 5 に記載の発光ダイオードディスプレイパネル。

【請求項 8】 一方のシリコン基板上にポーラスシリコン層を介して発光ダイオードを構成する層を成長させ、その上に陽極電極を形成し、他方のシリコン基板上に発光ダイオードの駆動回路を形成して、一方のシリコン基板上に形成された発光ダイオードの陽極電極の中心と、他方のシリコン基板上に形成された駆動回路の出力パッドの中心とが一致するように対向させ、加熱、加圧して張り合わせた後、上記ポーラスシリコン層を選択的に除去して、発光ダイオードを構成する層の成長に用いたシリコン基板を剥離除去することを特徴とする発光ダイオードディスプレイパネルの製造方法。

【請求項 9】 他方のシリコン基板上に、行選択線、画素駆動信号線、二つの電源線、及び、複数の MOS トラ

ンジスタまたはバイポーラトランジスタからなる発光ダイオード駆動回路が 2 次元アレイ配列されて形成されることを特徴とする請求項 8 に記載の発光ダイオードディスプレイパネルの製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、発光ダイオードディスプレイパネル及びその製造方法に係り、詳しくは、アクティブマトリックス駆動で、小型、高精細で、かつ駆動回路も一体化した発光ダイオードディスプレイパネル及びその製造方法に関する。

## 【0002】

【従来の技術】 半導体発光ダイオード (Light Emitted Diode: 以下「LED」という。) を用いたディスプレイはそれが自発光タイプであることから、高性能でコンパクトなディスプレイを実現し得るものとして期待されている。実際に、野外での大画面のフルカラーディスプレイとして、赤、緑、青それぞれのパッケージングされた LED を二次元的にアレイにしてならべることで、高輝度、高コントラストのディスプレイが実現されている。

【0003】 しかしながら、上記のように個々の LED をアレイ化する方法では、小型で高精細なディスプレイを実現することは困難であった。

【0004】 この問題を解決すべく、例えば特開平 10-12932 号公報では、LED を作製する基板上で、LED アレイを作製し、さらに LED を駆動する電極となるパッドを積層して LED と同じ面に作製することで、ディスプレイパネルの小型化と LED アレイの高密度化、即ち高精細化を図っている。

## 【0005】

【発明が解決しようとする課題】 しかしながら、特開平 10-12932 号公報に記載の方法を用いても、LED を駆動する電極パッドの大きさや数により、LED ディスプレイの面積や画素の集積度が制限されてしまい、より小型で高精細な LED ディスプレイを実現するには問題が残っている。

【0006】 さらに、上記の方法は、一種類の波長の LED アレイによるディスプレイを実現するためのもので、フルカラー化された小型、高精細な LED ディスプレイの提案には至っていないし、この提案例に限らず現実に実現されてもいない。

【0007】 本発明の目的は、上記課題に鑑み、一つの LED パネルにより、小型、高精細で、かつパネル駆動用の駆動回路、及び周辺回路までをオンチップ化した LED ディスプレイパネル及びその製造方法を提供することにある。

## 【0008】

【課題を解決するための手段】 上記の目的を達成すべく、本発明の LED ディスプレイパネルは、シリコン

(Si) 基板上に 2 次元アレイ配列された LED 駆動回路が形成され、そのそれぞれの駆動回路上に LED が積層されていることを特徴とする。

【0009】また本発明の LED ディスプレイパネルは、シリコン基板上に、行選択線、画素駆動信号線、二つの電源線、及び、複数の MOS トランジスタまたはバイポーラトランジスタからなる発光ダイオード駆動回路が 2 次元アレイ配列されて形成され、そのそれぞれの駆動回路の上部に、該駆動回路の出力端と一方の電極が電気的に接続された発光ダイオードが積層されていることを特徴とする。この場合、LED 駆動回路が、行選択線と画素駆動信号線を入力とするナンドゲートと、そのナンドゲートの出力を入力とするインバータとで構成されていることが好ましい。

【0010】また、これら本発明の LED ディスプレイパネルにおいては、LED が紫外光を発光する LED であり、LED 上に紫外光を吸収して青、緑、赤色の光を放射する蛍光体が積層されていること、或いは、LED が青色を発光する LED であり、LED 上に青色光を吸収して緑、赤色の光を放射する蛍光体が積層されていることが好ましい。

【0011】さらに、LED が、AlN、GaN、InN、及びこれらの混晶の窒化物半導体のいずれかで構成されていること、或いは、III-V 族化合物半導体で構成されていることが好ましい。

【0012】また本発明の LED ディスプレイパネルの製造方法は、一方のシリコン基板上にポーラスシリコン層を介して LED を構成する層を成長させ、その上に陽極電極を形成し、他方のシリコン基板上に LED の駆動回路を形成して、一方のシリコン基板上に形成された LED の陽極電極の中心と、他方のシリコン基板上に形成された駆動回路の出力パッドの中心とが一致するように対向させ、加熱、加圧して張り合わせた後、上記ポーラスシリコン層を選択的に除去して、LED を構成する層の成長に用いたシリコン基板を剥離除去することを特徴とする。

【0013】上記 LED ディスプレイパネルの製造方法においては、他方のシリコン基板上に、行選択線、画素駆動信号線、二つの電源線、及び、複数の MOS トランジスタまたはバイポーラトランジスタからなる発光ダイオード駆動回路が 2 次元アレイ配列されて形成されることが好ましい。

【0014】

【発明の実施の形態】以下、本発明の好適な実施形態について説明するが、本発明は本実施形態に限られない。

【0015】本発明は以下に示すような構成をとることで、小型、高精細、駆動回路オンチップの LED ディスプレイパネルを実現しているものである。

【0016】まず、シリコン (Si) 基板上に通常の CMOS プロセスを用いて、LED 2 次元アレイ駆動回路を

作り込む。LED 駆動回路は一つの LED 素子に対して一つ設け、行選択線、LED 駆動信号線 (画素駆動信号線)、VCC と GND の二つの電源線、ナンドゲート一つとインバータ一つで構成し、マトリクス状に配置する。例えば、この駆動回路を縦、横ともに  $10\mu\text{m}$  ピッチで配置すると、SVGA のパネル (800 行  $\times$  600 列) が  $16\text{mm} \times 12\text{mm}$  (4 画素で 3 色を表示の場合) のサイズで作ることができる。

【0017】LED 駆動回路の構成は、ナンドゲートの二つの入力線に、行選択線と LED 駆動信号線を接続し、このナンドゲートの出力線をインバータの入力とし、出力を LED 駆動回路の出力とする。このような構成にすることで、選択された行、すなわち選択線に High の信号が与えられた行の駆動回路が LED 駆動信号に従って駆動される。LED 駆動回路の出力は、駆動回路それぞれの直上に、例えば画素が  $10\mu\text{m}$  ピッチとすると  $8\mu\text{m}$  角の金属による小さなパッドとして引き出される。

【0018】本実施形態の LED 駆動回路におけるナンドゲートと、そのナンドゲートの出力を入力とするインバータは、例えば複数の MOS トランジスタまたは / 及びバイポーラトランジスタで構成することができる。

【0019】次に、別の基板を用いて LED を結晶成長により作成する。このとき、成長用の基板側から n 型半導体、活性層、p 型半導体となるように成長を行う。p 型半導体上には、上記 Si 基板上に配置した駆動回路の出力パッドと同じピッチ、パターンで、尚且つそれよりも小さい金属電極のパターンを形成する。

【0020】LED は、例えば AlN、GaN、InN、及びこれらの混晶の窒化物半導体、或いは III-V 族化合物半導体により形成する。

【0021】その後、LED 層を成長用の基板から剥離し、駆動回路が作り込まれた Si 基板に、駆動回路出力パッドの中心と、LED 陽極電極の中心が一致するように接着し、電気的にも接続を取る。或いは、LED 層の成長が終わった基板をそのまま駆動回路が作り込まれた Si 基板に、駆動回路出力パッドの中心と、LED 陽極電極の中心が一致するように接着した後に LED 層を成長した際の基板を剥離してもよい。

【0022】そして、LED 層の陰極側から、各駆動回路に対応するサイズ、例えば  $10\mu\text{m}$  ピッチ、 $8\mu\text{m}$  角の大きさに各 LED を分離し、溝部分を絶縁物で埋め込み、n 型半導体側は透明電極で基板一面に共通電極を形成する。

【0023】その後、蛍光体を積層することでフルカラーの小型、高精細なディスプレイパネルを得ることができる。

【0024】このような構成をとると、ディスプレイパネルは、小型、高精細だけではなく、Si の CMOS 回路を同一パネルに集積できるため、ディスプレイパネル

にさまざまな電子回路を集積することができ、高機能なパネルを同時に実現できる。

【0025】

【実施例】以下、本発明の好適な実施例について図面を参照して詳細に説明するが、本発明は本実施例に限られない。

【0026】図1～図5を用いて、本発明の実施例を説明する。

【0027】まず図2に示すように、Si基板201に通常のCMOSプロセスを用いて、行選択タイミング発生回路を含むロジック回路部202、画素駆動信号発生回路を含むロジック回路部203、及び画素LEDの駆動回路204を作り込んだ。駆動回路のピッチは10μmピッチとし、1200行×1600列のマトリクス配列とした。

【0028】駆動回路204の回路構成は図3に示す構成とした。図3において、初段のゲートはVCC310-GND309間にPMOS305、NMOS304、NMOS303の三つのMOSトランジスタが接続されていて、行選択信号301がNMOS303に入力され、画素駆動信号302がPMOS305とNMOS304に入力される、出力はPMOS305のソース端からとり、これを次段のインバータ回路（VCC310-GND309間に接続されたPMOS307とNMOS306で構成）に入力する。このような構成にすることにより、行選択された行が、画素駆動信号302により、出力パッド308の電位が制御され、この電極に接続されるLEDを駆動する。

【0029】画素の諧調はパルス駆動制御によって行う。駆動回路の出力は、各駆動回路の上部に同じピッチでパッド205として形成した。サイズは8μm角とした。パッド205部以外の表面はSiO<sub>2</sub>で覆った。

【0030】次に図4に示すように、LED層の形成を行った。図4において、別のSi基板（p型）401を陽極化成して、10μm程度の厚さのポーラスSi層402を作成した。続いて、この基板を水素ガス雰囲気中でアニールし、ポーラスSi層表面に3nmの厚さのSi単結晶層403を作成した。

【0031】この基板にRF-MBE法を用いて、窒化物半導体によるLED層の結晶成長を行った。Si基板とGaN等の窒化物半導体の格子定数や熱膨張係数は大きく異なるため、通常は良質な結晶成長膜は得られにくい。しかし、Si基板に上記のようなポーラスSi層を導入するような構成にすると、このポーラス層で基板と成長層の間に発生する歪応力を緩和して、良質な成長層を得ることができる。

【0032】ここでは、ノンドープAlNバッファ層404、n型GaN層405、n型AlGaInクラッド層406、ノンドープAlGaIn活性層407、p型AlGaInクラッド層408、p型GaNコンタクト層

409の順で順次積層した。n型のドーパントにはSiを、p型のドーパントにはMgを用いた。この工程で作成されたLEDの発光波長は360nmの紫外光であった。

【0033】さらに、上記駆動回路の出力パッド205と同じピッチ、同数の金属電極410を作成した。この電極の大きさは7μm角とした。電極以外の部分はSiO<sub>2</sub>膜411で覆った。

【0034】次に、LED層とSi駆動回路部を接続してLEDディスプレイパネルを作製する。

【0035】まず、図5（a）に示すように、LED基板400（図4参照）の陽極電極410の中心と、駆動回路が作り込まれたSi基板200（図2参照）の出力パッド205の中心を一致させて、これらの基板を加熱、加圧して張り合わせた。

【0036】次に、図5（b）に示すように、ポーラスSi402を選択的にエッチングすることで、LEDを成長する際に用いたSi基板401を剥離した。

【0037】さらに、LED層を駆動回路のパターンと同じパターンでパターニングし、エッチングによりp型AlGaInクラッド層まで達する溝を作成した。そして、その溝を絶縁物で埋め込み、表面に残っているAlN層をエッチングし、n型GaNに透明電極で陰極のコンタクトをとった。透明電極は基板一面の共通電極とした。この工程を行った後のパネルの構成は、図1に示すような構成となる。尚、図1において、101はLEDを構成するp型半導体層、102はLEDを構成する活性層、103はLEDを構成するn型半導体層、104は絶縁膜、105は透明共通LED陰極電極である。

【0038】続いて、この上部に、紫外光を赤色、緑色、青色に変換する蛍光体を順次堆積し、パターニングした。4画素のうちの2画素を緑色に、残りの2画素を赤色、青色を発光する蛍光体を積層した。

【0039】本実施例ではLEDとして紫外光を発光するLEDを採用し、LED上に紫外光を吸収して青、緑、赤色の光を放射する蛍光体を積層したが、これに限るものではなく、LEDとして青色を発光するLEDを採用し、LED上に青色光を吸収して緑、赤色の光を放射する蛍光体を積層してもよい。

【0040】以上の工程により、駆動回路および周辺回路が集積された小型、高精細のLEDディスプレイパネルを作成することができた。

【0041】

【発明の効果】以上説明したように、本発明によれば、Si基板に作り込まれたLED駆動回路及び信号処理回路等の周辺回路をLED画素と一体化してオンチップ化することができ、小型、高精細で、かつ高機能なLEDディスプレイパネルを実現することができる。

【図面の簡単な説明】

【図1】本発明の実施例に係るLEDディスプレイパネ

10

20

30

40

50

ルにおける断面構成を示す概略図である。

【図2】本発明の実施例に係るLEDディスプレイパネルにおける駆動回路部分の構成を示す概略図である。

【図3】本発明の実施例に係るLEDディスプレイパネルにおける駆動回路部を示す回路図である。

【図4】本発明の実施例におけるLED層の成長工程を示す概略図である。

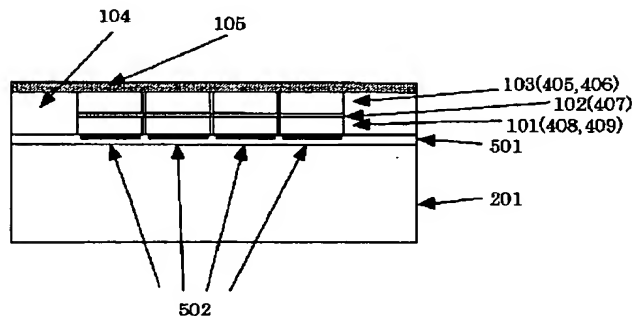
【図5】本発明の実施例におけるLED層とSi駆動回路部とを接続してLEDディスプレイパネルを作成する工程を示す概略図である。

【符号の説明】

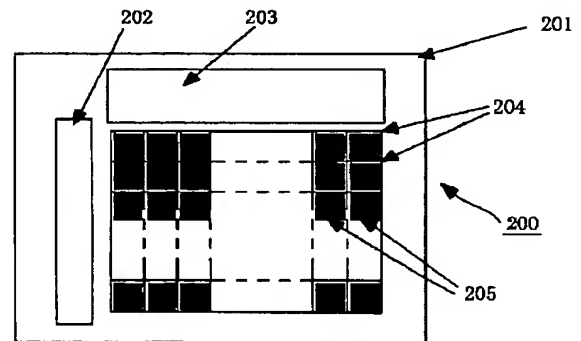
- 101 LEDを構成するp型半導体層
- 102 LEDを構成する活性層
- 103 LEDを構成するn型半導体層
- 104 絶縁膜
- 105 透明共通LED陰極電極
- 200 LED駆動回路等が形成されたSi基板
- 201 Si基板
- 202 行選択信号発生回路及び周辺回路部
- 203 LED信号発生回路及び周辺回路部
- 204 LED駆動回路部
- 205 LED駆動回路の出力パッド

- 301 行選択信号
- 302 画素駆動信号
- 303、304、306 NMOS
- 305、307 PMOS
- 308 LED駆動回路の出力パッド
- 309 GND
- 310 VCC
- 400 LED層が形成されたSi基板
- 401 LED層成長用Si基板
- 402 ボーラスSi層
- 403 単結晶Si層
- 404 AlNバッファ層
- 405 n型GaN層
- 406 n型AlGaN層
- 407 AlGaInN活性層
- 408 p型AlGaN層
- 409 p型GaN層
- 410 LED陽極電極
- 411 SiO<sub>2</sub>層
- 501 SiO<sub>2</sub>層
- 502 LED駆動回路出力パッドとLED陽極電極が接続された金属層

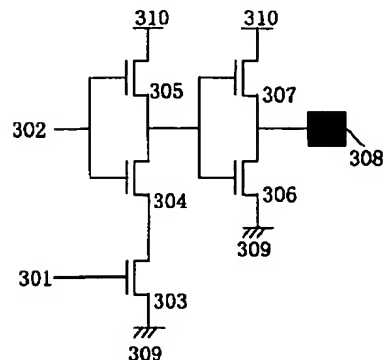
【図1】



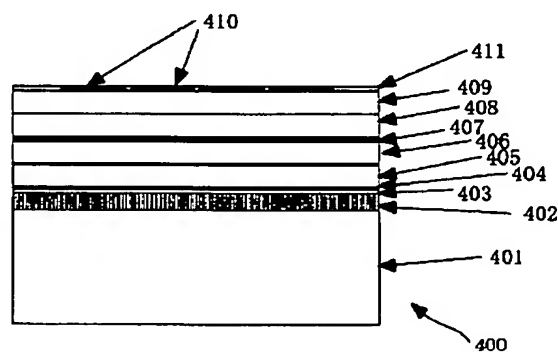
【図2】



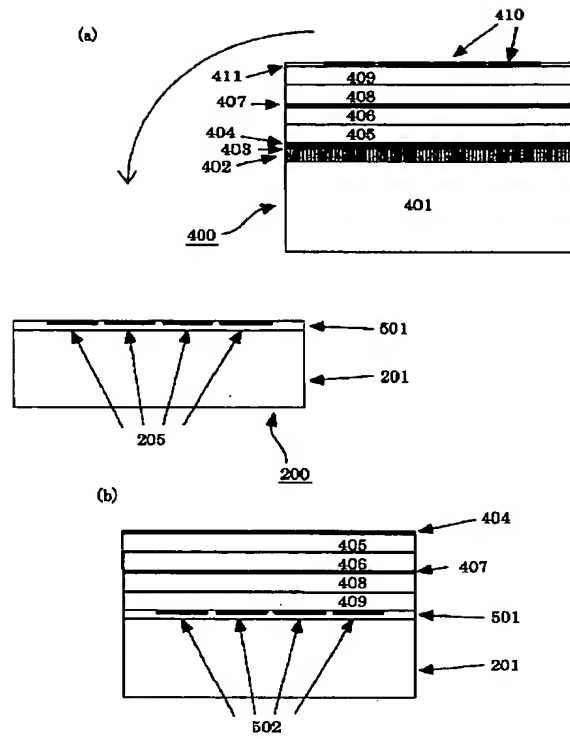
【図3】



【図4】



【図 5】



フロントページの続き

(51) Int. Cl.<sup>7</sup>

H01L 33/00

識別記号

F I

テーマコード (参考)

F ターム (参考) 5C094 AA05 AA15 BA23 HA08  
 5F041 AA12 BB03 BB26 BB33 CA04  
 CA33 CA34 CA40 CA88 CB22  
 DA12 DC07 DC26 EE25 FF06